

М.А.Возна

АЛГОРИТМІЧНЕ І ПРОГРАМНЕ ЗАБЕЗПЕЧЕННЯ МІКРОПРОЦЕСОРНОЇ СИСТЕМИ КЕРУВАННЯ ЕЛЕКТРОПРИВОДОМ ПОСТІЙНОГО СТРУМУ РУЛОННИХ ДРУКАРСЬКИХ МАШИН

Мікропроцесорна система призначена для вимірювання і керування швидкістю та обертовим моментом електроприводу друкарських машин. Система будується на мікропроцесорі КР 580 ИК80А, реалізованому в мікропроцесорному комплекті УМК. Програмування здійснюється на мові Ассемблер.

Загальний алгоритм функціонування мікропроцесорної системи керування (МПСК) показаний на рис. 1.

Підключаємо плату у відповідний роз'єм до УМК. Вмикаємо УМК. На платі передбачено два джерела живлення: 5В і $\pm 15В$. Живлення 5В забезпечує УМК, а $\pm 15 В$ — периферійне джерело живлення.

Попередньо програма записується в оперативному запам'ятовуючому пристрої (ОЗП). Запускаємо програму на виконання. Аналізуємо результат виконання. При потребі вносимо поправки до самої програми чи запису даних.

Пристрій спряження, який керує передачею інформації з УМК до двигуна чи навпаки, — це програмований паралельний інтерфейс КР 580 ВВ55А. Його налаштуємо так, щоб порт А (РА) приймав інформацію, порт В (РВ) працював на виведення її, а порт С (РС) керував периферійними мікросхемами. Для цього існує режим налаштування РКС (режим керуючого слова) (див. рис. 2) [1].

Програми з УМК передаються у МПСК восьмирозрядною шиною даних D0÷D7, де в кожному з розрядів міститься інформація про введення—виведення окремого порту А, В, С(0÷3), С(4÷7). Розряди 0б, 05 налаштовують мікросхему на режими роботи: 0, 1, 2.

Режим 0 — основне введення—виведення, режим 1 — стробуюче введення—виведення, режим 2 — двонапрявлена передача інформації.

ції. Одним керуючим словом можна встановити різні режими роботи для кожного з каналів.



Рис. 1. Загальний алгоритм функціонування МПСК.

Режим 0 використовується при синхронному обміні чи при програмній організації асинхронного обміну. Мікросхема може розглядатись у цьому режимі як пристрій, що складається з чотирьох портів (двох 8-розрядних і двох 4-розрядних), незалежно налаштованих на введення чи виведення (див. рис. 2). Виведення інформації здійснюється за командою OUT мікропроцесора з фіксацією в регістрах

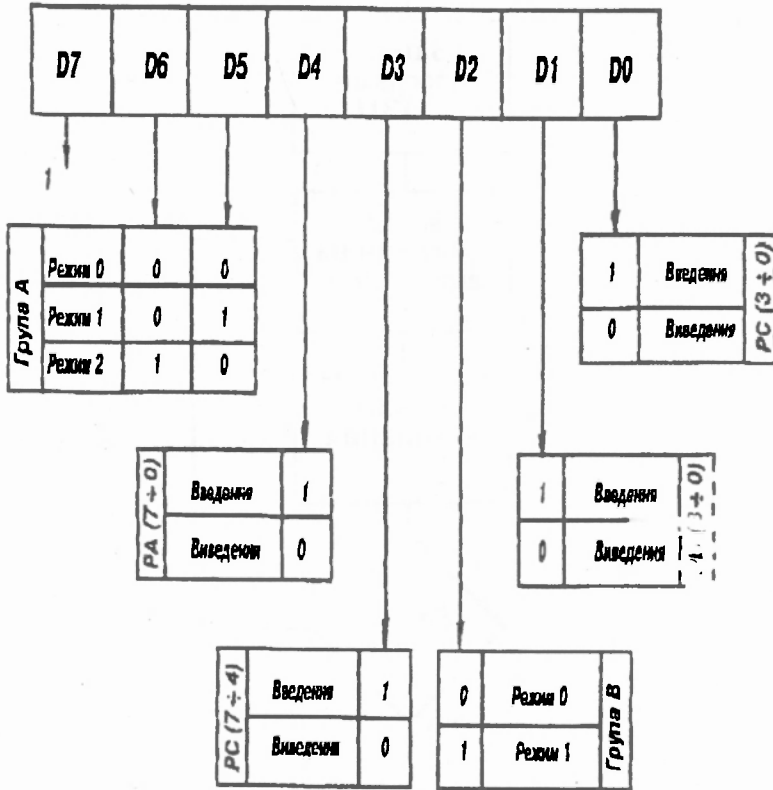


Рис. 2. Формат керуючого слова.

каналів, а введення — за командою IN без запам'ятовування інформації [2].

Для того щоб записати формат керуючого слова в мікросхему, на керуючі входи треба подати комбінацію певних сигналів (див. табл.1).

Таблиця 1

| A_1 | A_2 | RD | WR | CS | Напрямок передачі інформації |
|-----------------------------|-------|------|------|------|-------------------------------------|
| Операція введення (читання) | | | | | |
| 0 | 0 | 0 | 1 | 0 | РА у канал даних |
| 0 | 1 | 0 | 1 | 0 | РВ у канал даних |
| 1 | 0 | 0 | 1 | 0 | РС у канал даних |
| Операція виведення (запис) | | | | | |
| 0 | 0 | 1 | 0 | 0 | канал даних у РА |
| 0 | 1 | 1 | 0 | 0 | канал даних у РВ |
| 1 | 0 | 1 | 0 | 0 | канал даних у РС |
| 1 | 1 | 1 | 0 | 0 | канал даних у режим керуючого слова |

Для подачі на керуючі входи відповідних сигналів підключаємо вихідний сигнал дешифратора (0) до CS КР 580 ВВ55А. Вхідні сигнали дешифратора під'єднуємо до шини адреси УМК (див. рис. 3). Вибираємо дешифратор серії КР 555 1Д7. На виході 0 дешифратора буде сигнал низького рівня. Це значить, що вибирається КР 580 ВВ55А. На дешифратор потрібно подати такі сигнали: E_1 — «0», E_2 — «0», E_3 — «1», A_0 — «0», A_1 — «0», A_2 — «0».

Сигнали $A_0, A_1, A_2, E_1, E_2, E_3$ відповідають адресним входам УМК: $A_2, A_3, A_4, A_5, A_6, A_7$ (див. рис. 3). Керуючі входи A_0, A_1 в КР 580 ВВ55А з'єднані відповідно з адресними входами A_0, A_1 .

Звідси при звертанні до РА КР 580 ВВ55А на адресну шину подаємо код 80; РВ — 81; РС — 82; РКС — 83. Однак згідно з табл. 1 існують сигнали RD і WR , які не під'єднані до шини адрес. Ці сигнали з'єднані з УМК $IORC$ і $IOWC$. При програмуванні RD і WR відповідають OUT і IN .

Таким чином можна забезпечити всі керуючі сигнали згідно з табл. 2.

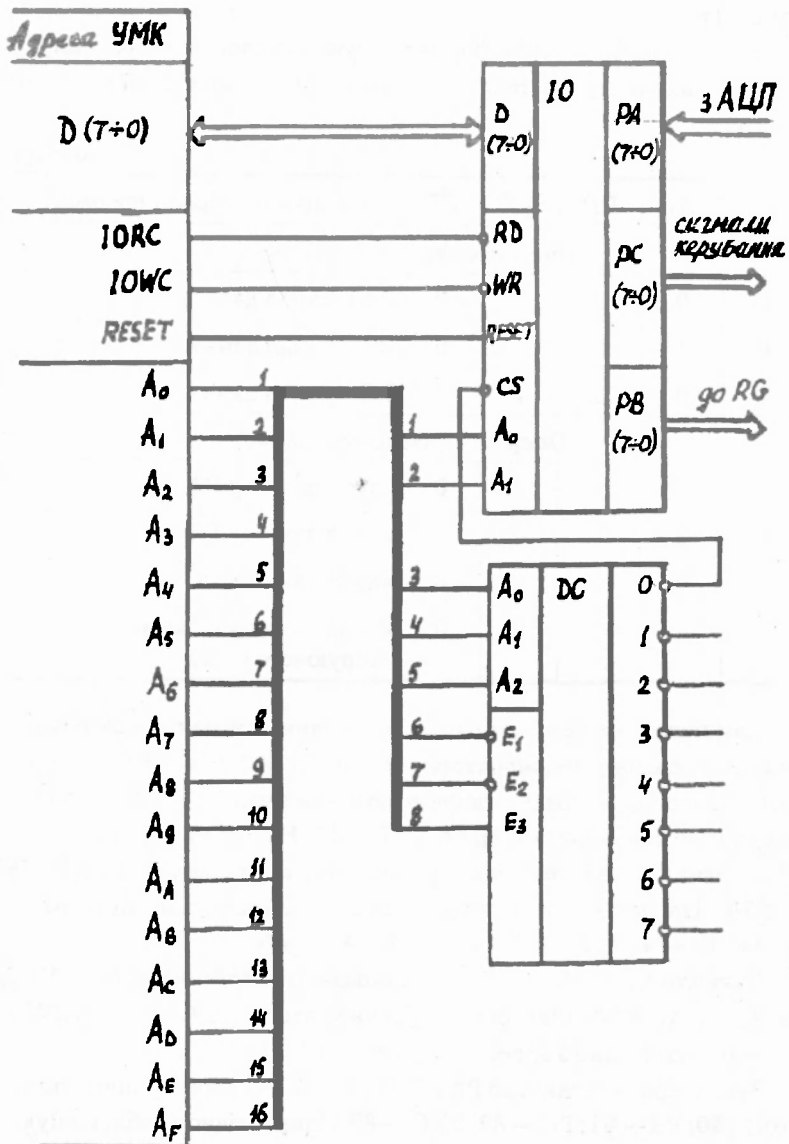


Рис. 3. Структурна схема керування програмуванням паралельним інтерфейсом.

Таблиця 2

| Адресні входи УМК | A ₀ | A ₁ | A ₂ | A ₃ | A ₄ | A ₅ | A ₆ | A ₇ |
|---|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| Відповідні керуючі входи в КР 580 ВВ55А | A ₀ | A ₁ | | | | | | |
| КР 555 1Д7 | | | A ₀ | A ₁ | A ₂ | E ₁ | E ₂ | E ₃ |
| Настроювання КР 580 ВВ55А | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 1 |
| в режим РКС | | 3 | | | | 8 | | |
| Звертання до РА | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 |
| КР 580 ВВ55А | | 0 | | | | 8 | | |
| Звертання до РВ | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 |
| КР 580 ВВ55А | | 1 | | | | 8 | | |
| Звертання до РС | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 |
| КР 580 ВВ55А | | 2 | | | | 8 | | |

Розглянемо формат керуючого слова

| | | | | | | | |
|----|----|----|----|----|----|----|----|
| D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 |
| 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 |
| 9 | | | | 0 | | | |

— у шістнадцятковому коді.

Сигнали керування периферійними мікросхемами виробляються мікропроцесором і передаються в КР 580 ВВ55А. Керування здійснює РС паралельного інтерфейсу (див. табл. 3, рис. 4). Алгоритм введення аналогового сигналу, перетворення його в цифровий код і зворотне перетворення в аналоговий сигнал показані на рис. 5.

Таблиця 3

| Включення відповідних мікросхем | Сигнал на КР 580 ВВ55А | | | | | | | | Шістнадцятковий код |
|---|------------------------|----|----|----|----|----|----|----|---------------------|
| | D0 | D1 | D2 | D3 | D4 | D5 | D6 | D7 | |
| Включення мультиплексора і вибір сигналу «вихід 1» | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 40 |
| | | | 0 | | | | 4 | | |
| Включення аналогоцифрового перетворювача (АЦП), підтримка роботи мультиплексора | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 41 |
| | | | 1 | | | | 4 | | |
| Скинення сигналу запуску АЦП, зчитування старшого розряду (СР) АЦП | 0 | 1 | 0 | 0 | 0 | 0 | 1 | 0 | 42 |
| | | | 2 | | | | 4 | | |
| Зчитування молодшого розряду (МР) АЦП | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 00 |
| | | | 0 | | | | 0 | | |
| Запис у буферний регістр D15 МР | 0 | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 14 |
| | | | 4 | | | | 1 | | |
| Запис у буферний регістр D16 СР | 0 | 0 | 6 | 1 | 1 | 0 | 0 | 0 | 18 |
| | | | 8 | | | | 1 | | |
| Вибір цифроаналогового перетворювача (ЦАП) і виведення аналогового сигналу на «вихід» | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 80 |
| | | | 0 | | | | 8 | | |

КР 580 ВВ55А

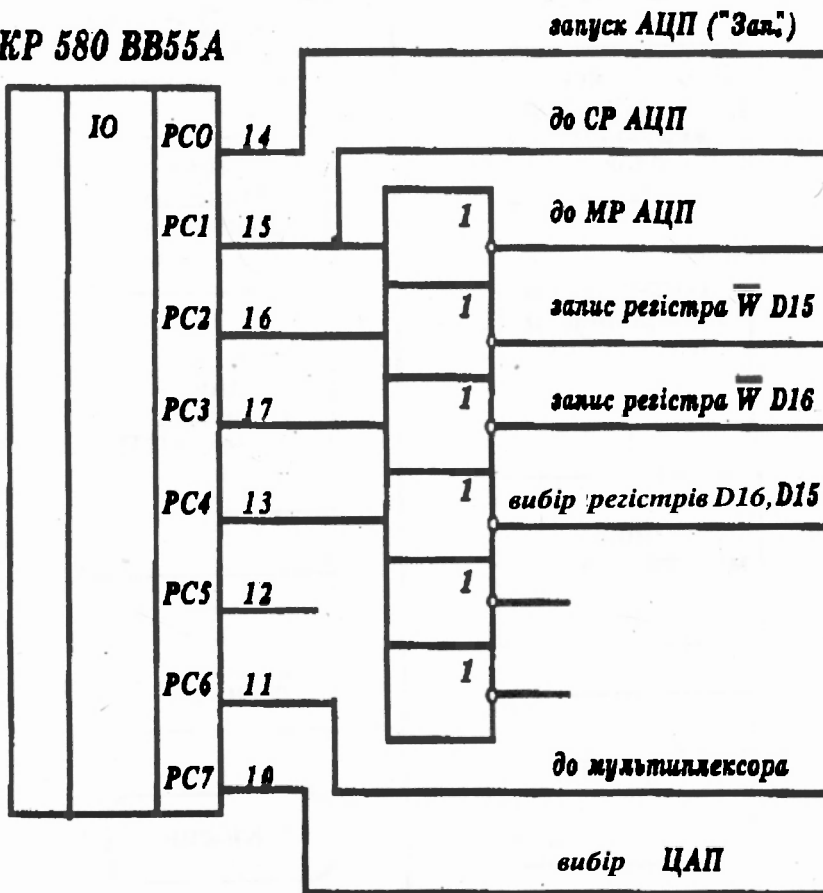


Рис. 4. Схема сигналів керування, що надходять на мікросхеми.



Рис. 5. Блок-схема алгоритму виведення значення швидкості.

1. Микропроцессоры и микропроцессорные комплекты интегральных микросхем /Под. ред. А. Шахнова. М., 1988.
2. Цифровые и аналоговые интегральные микросхемы /Под. ред. С.В.Якубовского. М., 1984.

Стаття надійшла до редколегії 24.01.96